

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re the Application of : Eiji SUGAWARA, et al.  
Filed: : Concurrently herewith  
For: : SDH RING NETWORK  
Serial No. : Concurrently herewith



#2

Assistant Commissioner for Patents  
Washington, D.C. 20231

February 12, 2002

**PRIORITY CLAIM AND SUBMISSION**  
**OF PRIORITY DOCUMENT**

S I R:

Applicant hereby claims priority under 35 USC 119 from **JAPANESE** patent application no. **2001-288804** filed **September 21, 2001**, a certified copy of which is enclosed.

Any fee, due as a result of this paper, not covered by an enclosed check, may be charged to Deposit Acct. No. 50-1290.

Respectfully submitted,

A large, stylized handwritten signature in black ink, written over a horizontal line. The signature appears to be "Samson Helfgott".

Samson Helfgott  
Reg. No. 23,072

ROSENMAN & COLIN, LLP  
575 MADISON AVENUE  
IP Department  
NEW YORK, NEW YORK 10022-2584  
DOCKET NO.: FUJH 19.422  
TELEPHONE: (212) 940-8800

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

JC979 U.S. PTO  
10/074337  
02/12/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されて #2  
ある事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出 願 年 月 日

Date of Application:

2001年 9月21日

出 願 番 号

Application Number:

特願2001-288804

出 願 人  
Applicant(s):

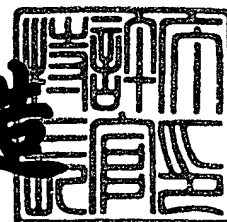
富士通株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年11月16日

特許庁長官  
Commissioner,  
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 0151468

【提出日】 平成13年 9月21日

【あて先】 特許庁長官 殿

【国際特許分類】 H04L 12/42

【発明の名称】 S D H リングネットワーク

【請求項の数】 5

【発明者】

    【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

    【氏名】 菅原 英二

【発明者】

    【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

    【氏名】 北守 勝哉

【特許出願人】

    【識別番号】 000005223

    【氏名又は名称】 富士通株式会社

【代理人】

    【識別番号】 100094514

    【弁理士】

    【氏名又は名称】 林 恒▲徳▼

【代理人】

    【識別番号】 100094525

    【弁理士】

    【氏名又は名称】 土井 健二

【手数料の表示】

    【予納台帳番号】 030708

    【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704944

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 S D H リングネットワーク

【特許請求の範囲】

【請求項 1】

予め現用側パスと予備側パスを設定する機能部と、前記現用側パス及び予備側パスに個別に S D H (Synchronous Digital Hierarchy) 信号のオーバーヘッド内の K 3 又は K 4 バイト(Byte)に送信値を設定する機能部と、受信した K 3 又は K 4 バイトの状態により現用又は予備パスを選択するパススイッチを持つ送信及び受信ノードと、

予備側パスにおいて、受信信号をパスするか、P C A (Protection Channel Access) 信号を挿入するかを選択するための挿入スイッチと、受信信号をドロップ及びスルーするブリッジ (Bridge) を有する P C A 挿入及び受信ノードがリング状に接続されていることを特徴とする S D H リングネットワーク。

【請求項 2】 請求項 1 において、

前記送信及び受信ノードで設定される K 3 又は K 4 バイト(Byte)の送信値に対し、

定常状態の時、現用側パスに対し信号状態 S C を P C A 使用不可とし、予備用パスに対し信号状態 S C を P C A 使用可とし、スイッチ状態 S W C を切替え要求なしに設定し、

現用側パスの障害検出時にスイッチ状態 S W C を切替え要求有りに設定して送信し、前記スイッチ状態 S W C の切替え要求有りを受信する時に、予備側パスに信号状態 S C を P C A 使用不可とする

ことを特徴とする S D H リングネットワーク。

【請求項 3】 請求項 1 において、

前記 P C A 挿入及び受信ノードが、スルー信号の K 3 又は K 4 の信号状態 S C が P C A 使用可を受信時に、P C A 信号を選択するとともに、スルー信号の K 3 又は K 4 バイトのスイッチ状態 S W C を、出力信号の K 3 又は K 4 バイトのスイッチ状態 S W C に置き換え中継し、且つ

K 3 又は K 4 バイトの信号状態 S C を P C A に設定して、P C A 出力信号へ出

力し、スルー信号入力の K 3 又は K 4 バイトの信号状態 S C が P C A 使用不可を受信時は、スルー入力を選択し、P C A 出力信号へ出力する

ことを特徴とする S D H リングネットワーク。

【請求項 4】請求項 1 において、

前記 P C A 挿入及び受信ノードが、ドロップ又はスルー信号の K 3 又は K 4 バイトの信号状態 S C が P C A である時、P C A 信号を選択するとともにスルー信号入力を出力し、K 3 又は K 4 バイトの信号状態 S C が P C A 以外である時に P C A 信号出力に警報信号 (A I S) を出力する

ことを特徴とする S D H リングネットワーク。

【請求項 5】請求項 2 乃至 4 のいずれかにおいて、

送信及び受信ノードで、P D H 入力信号を監視し、前記 P D H 入力信号の障害時に予備用パスの K 3 又は K 4 バイトの信号状態 S C を P C A 使用可に、スイッチ状態 S W C を切替え要求無しに固定し、P C A 挿入ノードで P C A 信号の挿入を継続することを特徴とする S D H リングネットワーク。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、S D H (Synchronous Digital Hierarchy) リングネットワークに関する。特に、S D H パススイッチリング (Path Switch Ring) における予備回線アクセス (P C A : Protection Path Access) を用いる S D H リングネットワークに関する。

【0 0 0 2】

【従来の技術】

S D H (Synchronous Digital Hierarchy) システムでは、図 1 に示すように階層化された多重化構造を有し、S T M 1 , S T M 4 , S T M 1 6 等の線路 (Line) のレイヤ (layer) には再生セクションオーバーヘッド (R S O H : Regenerator Section Overhead) と多重セクションオーバーヘッド (M S O H : Multiplex Section Overhead) 、V C 1 2 , V C 3 , V C 4 等の仮想チャネルパス (Path) のレイヤには、パスオーバーヘッド (P O H : Path Overhead) のオーバーヘッドバイト (O H B : Over

head Byte) を持っている。

【 0 0 0 3 】

SDHシステムではこれらのオーバヘッドバイトを使い、高度な保守性や様々なネットワークアプリケーションを提供することが可能となっている。

【 0 0 0 4 】

一方、ネットワークアプリケーションの構成の一つとして、リングシステム (Ring System) がある。このリングシステムは、図2に示される様に、局 (ノード # A ~ # F) 間を環状に光ファイバーで接続していくものである。図2に示す例では、ノード # A と、ノード # B に繋がる端末間で通信を行う場合、ノード # A - ノード # F - ノード # E - ノード # B の経路で線路が上り、下り方向に線路 (パス) が形成されている。

【 0 0 0 5 】

なお、本発明の説明において、上記リングシステム (Ring System) とは、伝送路により物理的にリング形状が形成されていることのみを意味するものではなく、仮想チャネル (VC) によりリングが構成されていれば良く、網目上のSDHネットワークにおいて、論理的にリングが形成される場合も含まれる。

【 0 0 0 6 】

ここで、SDHネットワークにおける障害に対して冗長方式がとられ、リングシステム (Ring System) では、

-UPSR (Uni-Directional Path Switch Ring)

-BLSR (Bi-directional Line Switch Ring)

の2方式がある。

【 0 0 0 7 】

UPSRは、一の送信ノードからリング上の両方向のVC4、VC3、VC12等のVCn仮想パスに信号を送信し、受信ノードで回線品質の良いパスを選択する方法である。図3は、図2に示すリングシステムにおいて、UPSR方式によりノード # A からノード # B のノード間の伝送を示す図であり、ノード # B において、回線品質の良いパスを選択する。

【 0 0 0 8 】

したがって、図3に示すように、ノード#A及びノード#Bにおいて、ノード#Aーノード#Fーノード#Eーノード#Bのパスを選択するようにノード#Bにおけるパス切替えスイッチ（PSW）が設定される。

#### 【0009】

ここで、ノード#Bにおけるパス切替えスイッチ（PSW）に対する切替えトリガーは、SDHフレームにおけるB3バイト（Byte）等を用いてのビットインターリーブパリティ（Bit Interleaved Parity）チェックによるエラー検出、J1/J2バイトによるパストレース・ミスマッチ検出やC2バイトによるシグナルラベル・ミスマッチ検出のタイミングである。

#### 【0010】

このように、UPSR方式ではパスの受信ノード側で切替えを行う構成である。このために回路構成及び切り換え制御が簡単であるが、ノードの数に無関係に、ネットワーク容量は総計のSTMnとなる。

#### 【0011】

一方、BLSR方式は、STM1, STM4, STM16等の線路（Line）の帯域の半分を保護（Protection）帯域として使用する方法である。BLSRにおける切替えトリガーはSTM信号の障害検出である。

#### 【0012】

また、予備回線アクセス（PCA：Protection Channel Access）方式により、障害救済時にしか使用されていない保護帯域に、障害がない時に低優先度（Low Priority）の信号を通すことによってネットワーク容量を増加させることもできる。したがって、予備回線アクセス（PCA：Protection Channel Access）方式の採用によりノードの数及びノード間パス接続により、ネットワーク容量はSTMn以上となり得る。

#### 【0013】

#### 【発明が解決しようとする課題】

しかし、BLSR方式において、予備回線アクセス（PCA：Protection Channel Access）方式を適用する場合、切替え制御がネットワークとして行われるため、スケルチテーブル等によるネットワーク内の全てのノードに対する設定が



必要になり回路構成/切り換え制御が複雑となる。

【0014】

したがって、本発明の目的は、回路構成/切り換え制御が簡単なUPSR方式に予備回線アクセス（PCA：Protection Channel Access）機能を付加してネットワーク容量の増加を実現するSDHリングネットワークを提供することにある。

【0015】

【課題を解決するための手段】

上記本発明の課題を達成するSDHリングネットワークの構成は、第1の態様として、予め現用側パスと予備側パスを設定する機能部と、前記現用側パス及び予備側パスに個別にSDH（Synchronous Digital Hierarchy）信号のオーバヘッド内のK3又はK4バイト(Byte)に送信値を設定する機能部と、受信したK3又はK4バイトの状態により現用又は予備パスを選択するパススイッチを持つ送信及び受信ノードと、予備側パスにおいて、受信信号をパスするか、PCA（Protection Channel Access）信号を挿入するかを選択するための挿入スイッチと、受信信号をドロップ及びスルーするブリッジ（Bridge）を有するPCA挿入及び受信ノードがリング状に接続されていることを特徴とする。

【0016】

さらに、上記本発明の課題を達成するSDHリングネットワークの構成は、第2の態様として、前記第1の態様において、前記送信及び受信ノードで設定されるK3又はK4バイト(Byte)の送信値に対し、定常状態の時、現用側パスに対し信号状態SCをPCA使用不可とし、予備用パスに対し信号状態SCをPCA使用可とし、スイッチ状態SWCを切替え要求なしに設定し、現用側パスの障害検出時にスイッチ状態SWCを切替え要求有りに設定して送信し、前記スイッチ状態SWCの切替え要求有りを受信する時に、予備側パスに信号状態SCをPCA使用不可とすることを特徴とする。

【0017】

また、上記本発明の課題を達成するSDHリングネットワークの構成は、第3の態様として、前記第1の態様において、前記PCA挿入及び受信ノードが、ス

ルー信号のK 3 又はK 4 の信号状態SCがPCA使用可を受信時に、PCA信号を選択するとともに、スルー信号のK 3 又はK 4 バイトのスイッチ状態SWCを、出力信号のK 3 又はK 4 バイトのスイッチ状態SWCに置き換え中継し、且つK 3 又はK 4 バイトの信号状態SCをPCAに設定して、PCA出力信号へ出力し、スルー信号入力のK 3 又はK 4 バイトの信号状態SCがPCA使用不可を受信時は、スルー入力を選択し、PCA出力信号へ出力することを特徴とする。

## 【0018】

さらにまた、上記本発明の課題を達成するSDHリングネットワークの構成は、第4の態様として、前記第1の態様において、前記PCA挿入及び受信ノードが、ドロップ又はスルー信号のK 3 又はK 4 バイトの信号状態SCがPCAである時、PCA信号を選択するとともにスルー信号入力を出力し、K 3 又はK 4 バイトの信号状態SCがPCA以外である時にPCA信号出力に警報信号(AIS)を出力することを特徴とする。

## 【0019】

さらに、上記本発明の課題を達成するSDHリングネットワークの構成は、第5の態様として、前記第2乃至4の態様のいずれかにおいて、送信及び受信ノードで、PDH入力信号を監視し、前記PDH入力信号の障害時に予備用パスのK 3 又はK 4 バイトの信号状態SCをPCA使用可に、スイッチ状態SWCを切替え要求無しに固定し、PCA挿入ノードでPCA信号の挿入を継続することを特徴とする。

## 【0020】

また、上記本発明の課題を達成するSDHリングネットワークの構成は、第6の態様として、前記第2乃至4の態様のいずれかにおいて、送信及び受信ノードで、VC<sub>n</sub>入力信号を監視し、前記VC<sub>n</sub>入力信号の障害時に予備用パスのK 3 又はK 4 バイトの信号状態SCをPCA使用可に、スイッチ状態SWCを切替え要求無しに固定し、PCA挿入ノードでPCA信号の挿入を継続することを特徴とする。

## 【0021】

さらにまた、上記本発明の課題を達成するSDHリングネットワークの構成は

、第7の態様として、前記第2乃至4の態様のいずれかにおいて、PCA挿入及び受信ノードで、PDH PCA入力信号を監視し、前記PDH PCA信号入力の障害時にスルー信号入力選択状態を固定とし、PCA構成なしのUPSR構成とすることで、障害救済時間を短縮することを特徴とする。

【0022】

さらに、上記本発明の課題を達成するSDHリングネットワークの構成は、第8の態様として、前記第2乃至4の態様のいずれかにおいて、PCA挿入及び受信ノードで、VCn PCA入力信号を監視し、前記VCn PCA信号入力の障害時にスルー信号入力選択状態を固定とし、PCA構成なしのUPSR構成とすることを特徴とする。

【0023】

本発明の特徴は、以下の図面を参照して説明される発明の実施の形態から更に明らかになる。

【0024】

【発明の実施の形態】

以下に、本発明の実施の形態を図面に従い説明する。なお、図に示される実施の形態は、本発明の理解のためのものであり、本発明の適用がこれに限定されるものではない。

【0025】

図4は、本発明の基本概念を示す図である。図4に示すリングシステムでは、ノード#Aとノード#B間で送受信を行う場合の例である。そして、送受信を行うノード#Aとノード#Bは、本発明の説明において送信及び受信ノードと定義される。

【0026】

図では、ノード#Aからノード#Bに向かう方路のみを示しているが、送受信を想定すると同様にノード#Bからノード#Aに向かう図示省略された方路が存在する。

【0027】

ノード#Aからノード#Bに向けてリングの両方向のパスに信号が送り出され

る。両方向に送られる信号のうち何れかの一方のパスがノード# Bに備えられているパススイッチ (P S W) により、現用 (Work) 側パスとして選択される。

## 【 0 0 2 8 】

さらに、本発明に従い予備 (Protection) 側パスにおいて、予備回線アクセス (P C A : Protection Channel Access) の実行のために、各ノードにデータ挿入のための挿入スイッチ (ADD Switch) とデータ分岐のためのブリッジ (Bridge) が備えられる。

## 【 0 0 2 9 】

図 4 に示す例では、ノード# C とノード# D との間で予備回線アクセス (P C A : Protection Channel Access) が実行されるために、挿入スイッチ (ADD Switch) によりノード# C でデータが挿入され、ブリッジ (Bridge) によりノード# D でデータ分岐が行われる。ここで、データの挿入及び分岐を行うノード# C とノード# D は、本発明の説明において、P C A 挿入及び受信ノードと定義される。

## 【 0 0 3 0 】

本発明において、これらパススイッチ (P S W) 、挿入スイッチ (ADD Switch) 及びブリッジ (Bridge) を制御するために実施例として S D H パスオーバーヘッドバイト (Path Overhead Byte) の 1 バイトを使用する。

## 【 0 0 3 1 】

I T U - T では具体的な使用方法は未定義であるので、実施例として V C 4 , V C 3 パスでは K 3 バイトを、V C 1 2 パスでは K 4 バイトを上記パススイッチ (P S W) 、挿入スイッチ (ADD Switch) 及びブリッジ (Bridge) を制御するために使用することが可能である。

## 【 0 0 3 2 】

本発明では、具体例として K 3 又は K 4 バイト (Byte) を以下の表のように使用する。

K 3 又は K 4 バイト構成:

## 【 0 0 3 3 】

【表 1】

1	2	3	4	5	6	7	8
Signal Condition				Switch Condition			

## 【0034】

ここで、信号状態 (SC: Signal Condition) は、次の情報を表す。

## 【0035】

HP: High Priority (PCA 使用不可)

LP: Low Priority (PCA 使用可)

PCA: PCA

DNU: Do Not Use (使用不可)

さらに、切替え状態 (SWC: Switch Condition) は、次の情報を表す。

## 【0036】

NR: No Request (切替え要求無し)

SR: Switch Request (切替え要求有り)

BK: Blank (ダミー信号)

DNU: Do Not Use (使用不可) = オール "1"

図 5、図 6 は K 3 又は K 4 バイトにおける、それぞれ信号状態 (SC: Signal Condition) と切替え状態 (SWC: Switch Condition) を表すコードの例である。

例えば、図 5 は K 3 又は K 4 バイトの前 4 ビットであり、"0001" により上記 HP を表し、"0010" により LP を表し、"0100" により PCA を表し、"1111" により DNU を表す。また、図 6 は K 3 又は K 4 バイトの後 4 ビットであり、"0001" により NR を表し、"0010" により SR を表し、"0011" により BK を表し、"1111" により DNU を表す。

## 【0037】

図 4 に戻り、動作について更に説明する。図 4 では本発明を実現するためのネットワーク接続 (ノード間接続) と、ノード内の仮想チャネルパス (VC Path) 接続を示す。ノード # A からノード # B に向かう現用パスにおいてノード # F、ノード # E が、ノード # B からノード # A に向かう現用パスにおいてノード # D

、ノード#Cが、仮想チャネルパス（VC<sub>n</sub>）で接続されている。

【0038】

なお、図4にはVCパス信号とSTM光信号の多重・分離を行うための機能は示されていない。

【0039】

送信／受信端ノードとなるノード#A、#Bでは、現用（Work）側パス（予備回線アクセス：PCAが無いパス）と予備（Protection）側パス（途中に予備回線アクセス：PCAが存在するパス）において、個別にK3又はK4バイトを送信する機能と、受信したK3又はK4バイトの状態により現用（Work）側又は予備（Protection）側パスを選択するパススイッチ（PSW：Path Switch）を持つ。

【0040】

予備回線アクセスを行うノード#Cでは、予備（Protection）側パスをスルーするか、PCA信号を挿入するかを選択するための挿入スイッチ（ADD SW）機能及び、出力するK3又はK4バイトの信号状態（SC：Signal Condition）に、スルーチャンネル選択時はスルー信号のSC値を設定し、予備回線アクセスを選択中は、予備回線アクセス信号（PCA信号）を送信する機能を有する。

【0041】

さらに、ノード#Dでは、受信信号をドロップ（Drop）及びスルーする（Bridge）機能を持つ。

【0042】

ここで、上記ノードにおけるパススイッチ（Path Switch）保護方式には（TRP：Trail Protection）方式と、（SNCP：Sub Network Connection Protection）方式がある。

【0043】

前者のTRP方式は、現用パスと予備用パスを独立したパスとして管理し、パススイッチ（Path Switch）SDH信号レベル（図1に示すC-2、C-3、C-4等で記述）で行うものである。

【0044】

一方、後者のSNCP方式では、VCパスレベルで行うものである。したがっ

て、TRP方式とSNCP方式では、異なった機能ブロックが必要となる。

【0045】

図7はTRP方式に対応した受信及び送信局（図4において、ノード#A及びノード#B）の機能ブロック図である。

【0046】

図7において、現用側のVCn多重分離部（DMUX W）100は、現用側パスの受信VCn信号から現用側受信PDH信号を分離する。同様に、予備側のVCn多重分離部（DMUX P）110は、予備側パスの受信VCn信号から予備側受信PDH信号を分離する。

【0047】

現用側POHモニタ部101で受信パスオーバーヘッド（POH）内のK3又はK4バイトの信号状態SCをパススイッチ（PSW）制御部120に、K3又はK4バイトのスイッチ状態SWCをKバイト制御部121に伝える。同様に、予備側POHモニタ部111で受信パスオーバーヘッド（POH）内のK3又はK4バイトの信号状態SCをパススイッチ制御部（PSW-CONT）120に、K3又はK4バイトのスイッチ状態SWCをKバイト制御部121に伝える。

【0048】

パススイッチ制御部120は、現用側及び予備側のK3又はK4バイトの信号状態SC値によりパススイッチ（PSW）122の選択を決定し、これを切替え制御する。

【0049】

Kバイト制御部121ではスイッチ状態SWCの値によって、現用側及び予備側のPOH生成部102，112に設定するK3又はK4バイトの値を決定する。

POH生成部102，112はKバイト制御部121から設定されたK3又はK4バイト及びその他のパスオーバーヘッド（POH）を作成し送信POHを生成する。さらに、現用側及び予備側VCn多重化部（MUX）103，113において、送信POHとPDH（Path Digital Hierarchy）信号入力を多重し、現用側及び予備側のVCn送信信号を生成する。

## 【 0 0 5 0 】

ここで、TR方式において、PDH信号入力に障害が発生している時はVCn信号の障害救済を行っても無意味であり、この場合はPCA信号を継続するべきである。

## 【 0 0 5 1 】

その目的で、PDHアラーム (PDH ALM) の監視機能部 (PDH ALM MON) 1 1 4 を図 7 において付加している。監視機能部 (PDH ALM MON) 1 1 4 は PDH 信号入力の状態を監視し、障害発生時には現用側及び予備側の POH 生成部 1 0 2, 1 1 2 に障害発生を通知する。POH 生成部 1 0 2, 1 1 2 では、K 3 又は K 4 バイトの信号状態 SC = LP、スイッチ状態 SWC = NR に固定する。これにより PCA 信号挿入局 (例えば、ノード # C) では、PCA 信号挿入を継続する。監視機能部 (PDH ALM MON) 1 1 4 で監視される障害は、信号断、フレーム同期外れ、警報信号 (AIS)、ラインコード (Line Code) の符号則エラー等である。

## 【 0 0 5 2 】

図 8 は、TRP方式に対応した挿入及び受信局 (図 4 において、ノード # C 及びノード # D) の機能ブロック図である。

## 【 0 0 5 3 】

図 8 において、パスオーバーヘッドモニタ部 (POH MONT) 3 0 0 でスルー信号入力からパスオーバーヘッド POH を抽出し、K 3 又は K 4 バイトのスイッチ状態 SWC 値を POH 生成部 (POH GEN) 3 0 1 に設定する。さらに、K 3 又は K 4 バイトの信号状態 SC 値を挿入スイッチ制御部 (ADD SW CONT) 3 0 2 に設定する。

## 【 0 0 5 4 】

POH 生成部 (POH GEN) 3 0 1 は K 3 又は K 4 バイト及びその他のパスオーバーヘッド POH を生成し、送信される多重化部 (VCn MUX) 3 0 3 に送信する。

## 【 0 0 5 5 】

多重化部 (VCn MUX) 3 0 3 は PDH - PCA 信号入力と送信 POH - PCA 信号を多重し、PCA 信号を生成する。

## 【 0 0 5 6 】

挿入スイッチ制御部 (ADD SW CONT) 3 0 2 は K 3 又は K 4 バイトの信号状態



SC 値により、挿入スイッチ (ADD SW) 3 0 4 の切り替え選択を決定し、挿入スイッチ (ADD SW) 3 0 4 の切替えを制御する。

## 【 0 0 5 7 】

ドロップ側のパスオーバーヘッドモニタ部 (POH MONT) 3 0 5 ではドロップ (DROP) /スルー信号入力から K 3 又は K 4 バイトの信号状態 SC 値を抽出し、ドロップスイッチ (DROP SW) 3 0 6 を制御する。これにより、VCn 多重分離部 (DMUX) 3 0 6 に出力される信号として、警報信号生成部 (AIS GEN) 3 0 7 により生成される警報信号 AIS またはドロップ (DROP) /スルー信号を入力選択する。

## 【 0 0 5 8 】

VCn 多重分離部 (DMUX) 3 0 8 ではドロップ (DROP) /スルー信号入力から PDH-PCA 信号出力の分離を行う。

## 【 0 0 5 9 】

ここで、PDH-PCA 信号入力に障害が発生している時に、PCA 信号を挿入せずに通常の UPSR 構成として VCn パス障害切替え時間を短くするべきである。その目的で、図 7 において、PDH-PCA 信号入力の監視機能部 (PDH ALM MON PCA) 3 0 9 を付加する。監視機能部 (PDH ALM MON PCA) 3 0 9 は PDH-PCA 信号入力の状態を監視し、障害発生時には挿入スイッチ制御部 3 0 2 に障害発生を通知する。

## 【 0 0 6 0 】

挿入スイッチ制御部 3 0 2 では挿入スイッチ (ADD SW) 3 0 4 をスルー信号入力選択固定とする。これにより PCA 構成無しの UPSR 構成となる。監視機能部 (PDH ALM MON PCA) 3 0 9 で監視する障害は、信号断、フレーム同期外れ、AIS、ラインコード (Line Code) 符号則エラー等である。

## 【 0 0 6 1 】

一方、図 9 は、SNCP 方式に対応した PCA 信号受信及び送信局 (図 4 において、ノード # A 及びノード # B) の機能ブロック図である。

## 【 0 0 6 2 】

図 9 において、パスオーバーヘッド (POH) の現用側及び予備側モニタ部 2 0 1、2 1 1 で、それぞれ現用側及び予備側の受信 VCn 信号の中のパスオーバーハ

ッド (POH) を抽出し、K 3 又は K 4 バイトの信号状態 SC をパススイッチ制御部 (PSW-CONT) 2 2 0、K 3 又は K 4 バイトのスイッチ状態 SWC 値を K バイト制御部 (K-CONT) 2 2 1 に伝える。

## 【 0 0 6 3 】

パススイッチ制御部 2 2 0 は、K 3 又は K 4 バイトの信号状態 SC によりパススイッチ P SW の切替え選択を決定し、切替え制御する。K バイト制御部 2 2 1 ではスイッチ状態 SWC の値によって、現用側及び予備側のパスオーバヘッド生成部 2 0 2、2 1 2 に設定する K 3 又は K 4 バイトの値を決定する。

## 【 0 0 6 4 】

パスオーバヘッド生成部 2 0 2、2 1 2 は K バイト制御部 2 2 1 から設定された K 3 又は K 4 バイトと、VCn 信号入力のパスオーバヘッドを合成し、現用側及び予備側の送信用パスオーバヘッドを生成する。

## 【 0 0 6 5 】

ついで、現用側及び予備側 VCn / POH 挿入部 2 0 3、2 1 3 では、VCn 信号入力のパスオーバヘッド POH をパスオーバヘッド生成部 2 0 2、2 1 2 で生成された現用側及び予備側送信用パスオーバヘッドに置き換えて、現用側及び予備側 VCn 送信信号 (P/W) を生成する。

## 【 0 0 6 6 】

SNCP 方式において、VCn 信号入力に障害が発生している時は VCn 信号の障害救済を行っても無意味であり、この場合は PCA 信号を継続すべきである。

## 【 0 0 6 7 】

その目的で、VCn 信号入力の監視機能部 2 1 4 を付加する (VCn ALM MON)。監視機能部 (VCn ALM MON) 2 1 4 は VCn 信号入力の状態を監視し、障害発生時にはパスオーバヘッド生成部 2 0 2、2 1 2 に障害発生を通知する。パスオーバヘッド生成部 2 0 2、2 1 2 では、K 3 又は K 4 バイトの信号 SC = LP, SWC = NR に固定する。これにより PCA 信号挿入局では、PCA 信号挿入を継続する。VCn ALM MON にて監視する障害は、POH のパリティエラー、AIS, UNEQ, シグナルラベルミスマッチ、パストレースミスマッチ等である。

## 【0068】

さらに、図10は、SNCP方式に対応した挿入及び受信局（図4において、ノード#C及びノード#D）の機能ブロック図である。

## 【0069】

図10において、パスオーバーヘッドモニタ部(POH MONT)400でスルー信号入力からパスオーバーヘッドPOHを抽出し、K3又はK4バイトのスイッチ状態SWC値をPOH生成部(POH GEN)401に設定する。さらに、K3又はK4バイトの信号状態SC値を挿入スイッチ制御部(ADD SW CONT)402に設定する。

## 【0070】

POH生成部(POH GEN)401はパスオーバーヘッドモニタ部(POH MONT)400により設定されたK3又はK4バイトのスイッチ状態SWC値と、VCn PCA信号入力のパスオーバーヘッドPOHを合成し、送信挿入するPOH-PCAを生成する。

## 【0071】

VCn POH挿入部403では、VCn PCA信号入力のPOHをPOH生成部(POH GEN)401で生成された送信挿入POH-PCAに置き換えて、PCA信号を生成する。

## 【0072】

挿入スイッチ制御部(ADD SW CONT)402はK3又はK4バイトの信号状態SCにより、挿入スイッチ(ADD SW)404の選択を決定し、挿入スイッチ(ADD SW)404を制御する。

## 【0073】

ドロップ側のパスオーバーヘッドモニタ部(POH MONT)405は、ドロップ(DROP)/スルー信号入力からK3又はK4バイトに信号状態SC値を抽出し、ドロップスイッチ(DROP SW)406を制御し、VCn PCA信号出力として、警報信号生成部(AIS GEN)407からのAIS信号またはドロップ(DROP)信号入力の何れかの選択を行う。

## 【0074】

ここで、SNCP方式において、VCn PCA信号入力に障害が発生している

時にも、PCA信号を挿入せずに通常のUPSR構成としてVCnパス障害切替え時間を短くするべきである。

#### 【0075】

その目的で、VCn信号入力の監視機能部(VCn ALM MON PCA)407を付加する。監視機能部(VCn ALM MON PCA)407はVCn PCA信号入力の状態を監視し、障害発生時には挿入スイッチ制御部(ADD SW CONT)402に障害発生を通知する。挿入スイッチ制御部(ADD SW CONT)402では挿入スイッチ(ADD SW)404をスルー信号入力選択固定とする。これによりPCA構成無しのUPSR構成となる。

#### 【0076】

監視機能部(VCn ALM MON PCA)407で監視する障害は、POHのパリティーエラー、AIS, UNEQ, シグナルラベル mismatch、パストレース mismatch等である。

#### 【0077】

次に、上記図7から図10に示したPCA信号受信及び送信局(ノード#A, #B)及び、挿入及び受信局(ノード#C, #D)を備える図4に示すリングネットワークにおける冗長パス切り替え及び、PCA信号挿入について説明する。

#### 【0078】

図11は定常状態(障害が無い状態)でのK3/K4バイトの値とパススイッチ(PSW)、挿入スイッチ(ADD SW)及びブリッジ(Bridge)の状態を示している。

#### 【0079】

図はノード#A～ノード#B間の双方向の信号の流れについて、説明し易くするために方向別に左右に分けて記述している。先ず、図中左側aのノード#Aからノード#Bに向かう方向の流れであり、図中右側bのノード#Bからノード#Aに向かう方向の流れを示している。以下の図において同様である。

#### 【0080】

先ず、送信ノード#Aにおいて、現用側パス(PCAが無いパス)に信号状態(SC: Signal Condition)をHP(PCA使用不可)にし、予備側パス(途中

にPCAが存在するパス)に信号状態SCをLP (PCA使用可) にして送信する。

#### 【0081】

また、ノード#Aにおいて、受信信号に障害が無い場合、スイッチ状態SWC (Switch Condition)をNR (切り替え要求無し) にして送信する。

#### 【0082】

PCA信号挿入ノード#Cでは、スルー入力信号のK3又はK4バイトの信号状態SC値によりSC=LPの時はPCA信号を選択し、信号状態SCをPCAとし、又、スイッチ状態SWCをスルー入力信号のK3又はK4バイトのSWC値にして送信出力に設定する。

#### 【0083】

PCA信号のドロップノード#Dでは、受信したK3又はK4バイトの信号状態SC値がPCAである時は、ドロップ信号を受信信号とする。信号状態SC値がPCA以外の時は、ドロップ信号に警報表示 (AIS: Alarm Indication Signal) を挿入する。

#### 【0084】

さらに、受信ノード#Bにおいては、両方向のK3又はK4バイトの信号状態SCを監視し、SC=HP (PCA使用不可) である側のパスを選択する。現用側パス、予備側パス共にHP (PCA使用不可) である時は現用側パスを選択する。

#### 【0085】

図中右側bのノード#Bからノード#Aに向かう方向の流れにおいても、上記説明に対応する。すなわち、ノード#A-#Bと、#C-#Dを読み替えるだけで、K3又はK4 バイトの値とパススイッチ (PSW)、挿入スイッチ (ADD SW) 及びブリッジ (Bridge) の状態は上記説明の通りである。

#### 【0086】

次に、図12から図15を参照して、回線障害時の動作を説明する。なお、以下の図中の( )付き数字は、以下の説明内の( )付き参照数字へリンクするとともに、状態遷移又は動作の順番を示している。

## 【0087】

図12、図13は、ノード#Aからノード#Bに向かう現用側に障害が発生する場合の例である。障害要因としてはノード#Aからノード#B間の伝送路ファイバー切断等であるが、この場合、図12において、ノード#Bではパス上で全て'1'信号となるため、K3又はK4バイトの信号状態SC=DNU（使用不可）及び、スイッチ状態SWC=DNU（使用不可）を受信する（ステップ（1））

ノード#Bでは、ノード#Bからノード#Aに向かう両方向にK3又はK4バイトにスイッチ状態SWC=SR（切替え要求有り）を設定して送信する（ステップ（2）、（3））。

## 【0088】

ノード#Dでは、スルー入力のスイッチ状態SWC=SRを、出力のK3又はK4バイトに設定し出力する（ステップ（4））。

## 【0089】

結果として、ノード#Aの現用側パス及び予備側パスにK3又はK4バイトのスイッチ状態SWC=SRが入力される（ステップ（2）、（6））。

## 【0090】

次いで、図13に続き、ノード#AでK3又はK4バイトのスイッチ状態SWC=SRを受信すると、予備側パスのK3又はK4バイトに信号状態SC=HP（PCA使用不可）を設定し送信する（ステップ（7））。

## 【0091】

ノード#Cではスルー入力のK3又はK4バイトの信号状態SC=HPにより、選択スイッチSWをスルー入力に切替える（ステップ（8））。これにより、スルー入力を出力する（ステップ（9））。

## 【0092】

ノード#Dでは、入力信号のK3又はK4バイトの信号状態SC=HPによりドロップ（Drop）信号に警報信号AISを挿入する（ステップ（10））。これにより、ノード#Cからノード#D方向のPCA回線が切断される。

## 【0093】

ノード# Bでは予備側パスのK 3 又はK 4 バイトの信号状態SC=HPにより(ステップ(1 1))、予備側パスが使用可能と判断し、パススイッチ(Path Switch)を予備側パスに切り換える(ステップ(1 2))。

【0 0 9 4】

上記手順によりノード# Aからノード# B方向の障害切替えが完了する。

【0 0 9 5】

さらに、図1 4、図1 5によりノード# Bからノード# Aに向かう現用側パスの障害が発生する場合を考える。

【0 0 9 6】

図1 4において、ノード# Aでは現用側パスにK 3 又はK 4 バイトの信号状態SC=DNU(使用不可)、スイッチ状態SWC=DNU(使用不可)を受信する(ステップ(1 3))。

【0 0 9 7】

ノード# Aでは、ノード# Aからノード# Bの方向のK 3 又はK 4 バイトにスイッチ状態SWC=SR(切替え要求有り)を設定して送信する(ステップ(1 4)、(1 5))。

【0 0 9 8】

ノード# Cでは、スルー入力のスイッチ状態SWC=SRを、出力するK 3 又はK 4 バイトにそのまま設定し出力する(ステップ(1 6))。結果として、ノード# Aの予備側パスにK 3 又はK 4 バイトのスイッチ状態SWC=SRが入力される(ステップ(1 8))。

【0 0 9 9】

ついで、図1 5に続き、ノード# BではK 3 又はK 4 バイトのスイッチ状態SWC=SRを受信すると、予備側パスのK 3 又はK 4 バイトに信号状態SC=HP(PCA使用可)を設定し送信する(ステップ(1 9))。

【0 1 0 0】

ノード# Dではスルー入力のK 3 又はK 4 バイトの信号状態SC=HPにより、選択スイッチSWをスルー入力に切替え(ステップ(2 0))、スルー入力を出力する(ステップ(2 1))。

## 【0101】

ノード#Cでは、入力信号のK3又はK4バイトの信号状態SC=HPによりドロップ(Drop)信号に警報信号AISを挿入する(ステップ(22))。これにより、ノード#Dからノード#C方向のPCA回線が切断される。

## 【0102】

ノード#Aでは予備側パスのK3又はK4バイトの信号状態SC=HPにより、予備側パスが使用可能と判断し(ステップ(23)、パススイッチ(Path Switch)を予備側パスに切り換える(ステップ(24))。

## 【0103】

上記手順によりノード#Bからノード#A方向の障害切替えが完了する。

## 【0104】

次に復旧動作手順を図16～図19に従い説明する。

## 【0105】

図16、図17において、ノード#Aからノード#B側パスの障害が復旧する場合の動作を説明する。

## 【0106】

図16において、ノード#Bでは現用側パスのK3又はK4バイトの信号状態SC=HPを受信すると(ステップ(1))、現用側パスが使用可能と判断し、パススイッチ(Path Switch)を現用側パスに切り換える(ステップ(2))。

## 【0107】

ノード#Bにおいて、切替えを復旧させたのでK3又はK4バイトのスイッチ状態SWC=NR(切替え要求なし)を現用側パス及び予備側パスに送信する(ステップ(3)、(4))。

## 【0108】

K3又はK4バイトのスイッチ状態SWC=NRを、ノード#Dで中継し(ステップ(5))、ノード#Cはドロップ信号に含ませる(ステップ(6))とともに、中継し(ステップ(7))、ノード#Aの予備側パスにK3又はK4バイトのスイッチ状態SWC=NRが入力される。

## 【0109】



図 1 7 に続き、ノード # A では K 3 又は K 4 バイトのスイッチ状態  $SWC = NR$  を受信すると、予備側パスの K 3 又は K 4 バイトの信号状態  $SC = LP$  (PCA 使用可) を設定し送信する (ステップ (8))。

## 【 0 1 1 0 】

ノード # C ではスルー入力の K 3 又は K 4 バイトの信号状態  $SC = LP$  により、選択スイッチ  $SW$  を PCA 信号に切替え (ステップ (9))、K 3 又は K 4 バイトの信号状態  $SC = PCA$  に設定し出力する (ステップ (10))。

## 【 0 1 1 1 】

ノード # D では、入力信号の K 3 又は K 4 バイトの信号状態  $SC = PCA$  により、ドロップ (Drop) 信号中への警報信号 (AIS) 挿入を解除する (ステップ (11))。これにより、ノード # C からノード # D 方向の PCA 回線が復旧する。

## 【 0 1 1 2 】

図 1 8、図 1 9 は、更にノード # B からノード # A の現用側パスの障害が復旧する場合の動作説明である。図 1 8 において、ノード # A では現用側パスの K 3 又は K 4 バイトの信号状態  $SC = HP$  を受信すると (ステップ (13))、現用側パスが使用可能と判断し、パススイッチ (Path Switch) を現用側パスに切り換える (ステップ (14))。

## 【 0 1 1 3 】

ノード # A は切替えを復旧させたので、K 3 又は K 4 バイトのスイッチ状態  $SWC = NR$  を現用側パス及び予備側パスに送信する (ステップ (15), (16))。ノード # C、ノード # D は K 3 又は K 4 バイトのスイッチ状態  $SWC = NR$  を中継し (ステップ (17))、ノード # D では更にスイッチ状態  $SWC = NR$  をドロップし (ステップ (18))、ノード # B の現用側及び予備側パスに K 3 又は K 4 バイトの  $SWC = NR$  が入力される (ステップ (19))。

## 【 0 1 1 4 】

図 1 9 に続き、ノード # B では K 3 又は K 4 バイトのスイッチ状態  $SWC = NR$  を受信すると、予備側パスの K 3 又は K 4 バイトの信号状態  $SC = LP$  を設定し送信する (ステップ (20))。

## 【0115】

ノード#Dではスルー入力のK3又はK4バイトの信号状態SC=LPにより、選択スイッチSWをPCA信号に切替え(ステップ(21))、出力のK3又はK4バイトの信号状態SC=PCAに設定し出力する(ステップ(22))。

ノード#Cでは、入力信号のK3又はK4バイト信号状態SC=PCAによりドロップ(Drop)信号に警報信号(AIS)挿入を解除する(ステップ(23))。同時に、K3又はK4バイト信号状態SC=PCAをノード#Aに向けスルーする(ステップ(24))。

## 【0116】

これにより、ノード#Dからノード#C方向のPCA回線が復旧する。

## 【0117】

## (付記1)

予め現用側パスと予備側パスを設定する機能部と、前記現用側パス及び予備側パスに個別にSDH(Synchronous Digital Hierarchy)信号のオーバーヘッド内のK3又はK4バイト(Byte)に送信値を設定する機能部と、受信したK3又はK4バイトの状態により現用又は予備パスを選択するパススイッチを持つ送信及び受信ノードと、

予備側パスにおいて、受信信号をパスするか、PCA(Protection Channel Access)信号を挿入するかを選択するための挿入スイッチと、受信信号をドロップ及びスルーするブリッジ(Bridge)を有するPCA挿入及び受信ノードがリング状に接続されていることを特徴とするSDHリングネットワーク。

## 【0118】

## (付記2) 付記1において、

前記送信及び受信ノードで設定されるK3又はK4バイト(Byte)の送信値に対し、

定常状態の時、現用側パスに対し信号状態SCをPCA使用不可とし、予備用パスに対し信号状態SCをPCA使用可とし、スイッチ状態SWCを切替え要求なしに設定し、

現用側パスの障害検出時にスイッチ状態SWCを切替え要求有りに設定して送

信し、前記スイッチ状態SWCの切替え要求有りを受信する時に、予備側パスに信号状態SCをPCA使用不可とする

ことを特徴とするSDHリングネットワーク。

【0119】

(付記3) 付記1において、

前記PCA挿入及び受信ノードが、スルー信号のK3又はK4の信号状態SCがPCA使用可を受信時に、PCA信号を選択するとともに、スルー信号のK3又はK4バイトのスイッチ状態SWCを、出力信号のK3又はK4バイトのスイッチ状態SWCに置き換え中継し、且つ

K3又はK4バイトの信号状態SCをPCAに設定して、PCA出力信号へ出力し、スルー信号入力 of K3又はK4バイトの信号状態SCがPCA使用不可を受信時は、スルー入力を選択し、PCA出力信号へ出力する

ことを特徴とするSDHリングネットワーク。

【0120】

(付記4) 付記1において、

前記PCA挿入及び受信ノードが、ドロップ又はスルー信号のK3又はK4バイトの信号状態SCがPCAである時、PCA信号を選択するとともにスルー信号入力を出力し、K3又はK4バイトの信号状態SCがPCA以外である時にPCA信号出力に警報信号(AIS)を出力する

ことを特徴とするSDHリングネットワーク。

【0121】

(付記5) 付記2乃至4のいずれかにおいて、

送信及び受信ノードで、PDH入力信号を監視し、前記PDH入力信号の障害時に予備用パスのK3又はK4バイトの信号状態SCをPCA使用可に、スイッチ状態SWCを切替え要求無しに固定し、PCA挿入ノードでPCA信号の挿入を継続することを特徴とするSDHリングネットワーク。

【0122】

(付記6) 付記2乃至4のいずれかにおいて、

送信及び受信ノードで、VCn入力信号を監視し、前記VCn入力信号の障害

時に予備用パスのK 3 又はK 4 バイトの信号状態SCをPCA使用可に、スイッチ状態SWCを切替え要求無しに固定し、PCA挿入ノードでPCA信号の挿入を継続することを特徴とするSDHリングネットワーク。

【0 1 2 3】

(付記7) 付記2乃至4のいずれかにおいて、

PCA挿入及び受信ノードで、PDH PCA入力信号を監視し、前記PDH PCA信号入力の障害時にスルー信号入力選択状態を固定とし、PCA構成なしのUPSR構成とすることで、障害救済時間を短縮することを特徴とするSDHリングネットワーク。

【0 1 2 4】

(付記8) 付記2乃至4のいずれかにおいて、

PCA挿入及び受信ノードで、VCn PCA入力信号を監視し、前記VCn PCA信号入力の障害時にスルー信号入力選択状態を固定とし、PCA構成なしのUPSR構成とすることを特徴とするSDHリングネットワーク。

【0 1 2 5】

【発明の効果】

以上図面に従い実施の形態を説明したように本発明により回路構成及び切り換え制御が簡単なUPSR方式に予備回線アクセス(PCA: Protection Channel Access)機能を付加してネットワーク容量の増加を実現することが容易である。

【図面の簡単な説明】

【図1】

SDH(Synchronous Digital Hierarchy)システムにおける階層化されたSDH信号の多重化構造を示す図である。

【図2】

ネットワークアプリケーションの構成の一つとしてのリングシステム(Ring System)の構成を示す図である。

【図3】

図2に示すリングシステムにおいて、UPSR方式によりノード#Aからノー

ド # B のノード間の伝送を示す図である。

【図 4】

本発明の基本概念を示す図であり、図 2 に示すリングシステムにおいて、ノード # A とノード # B 間で送受信を行う場合の例である。

【図 5】

K 3 又は K 4 バイトの前 4 ビットの構成例である。

【図 6】

K 3 又は K 4 バイトの後 4 ビットの構成例である。

【図 7】

TRP 方式に対応した受信及び送信局（図 4 において、ノード # C 及びノード # D）の機能ブロック図である。

【図 8】

TRP 方式に対応した挿入及び受信局（図 4 において、ノード # C 及びノード # D）の機能ブロック図である。

【図 9】

SNCP 方式に対応した PCA 信号受信及び送信局（図 4 において、ノード # A 及びノード # B）の機能ブロック図である。

【図 1 0】

SNCP 方式に対応した挿入及び受信局（図 4 において、ノード # C 及びノード # D）の機能ブロック図である。

【図 1 1】

定常状態（障害が無い状態）での K 3 / K 4 バイトの値とパススイッチ（PSW）、挿入スイッチ（ADD SW）及びブリッジ（Bridge）の状態を示す図である。

【図 1 2】

ノード # A からノード # B に向かう現用側に障害が発生する場合の本発明の動作例を説明する図（その 1）である。

【図 1 3】

ノード # A からノード # B に向かう現用側に障害が発生する場合の本発明の動作例を説明する図（その 2）である。

【図 1 4】

ノード # B からノード # A に向かう現用側パスの障害が発生する場合の本発明の動作例を説明する図（その 1）である。

【図 1 5】

ノード # B からノード # A に向かう現用側パスの障害が発生する場合の本発明の動作例を説明する図（その 2）である。

【図 1 6】

ノード # A からノード # B 側パスの障害が復旧する場合の動作を説明する図（その 1）である。

【図 1 7】

ノード # A からノード # B 側パスの障害が復旧する場合の動作を説明する図（その 2）である。

【図 1 8】

ノード # B からノード # A の現用側パスの障害が復旧する場合の動作を説明する図（その 1）である。

【図 1 9】

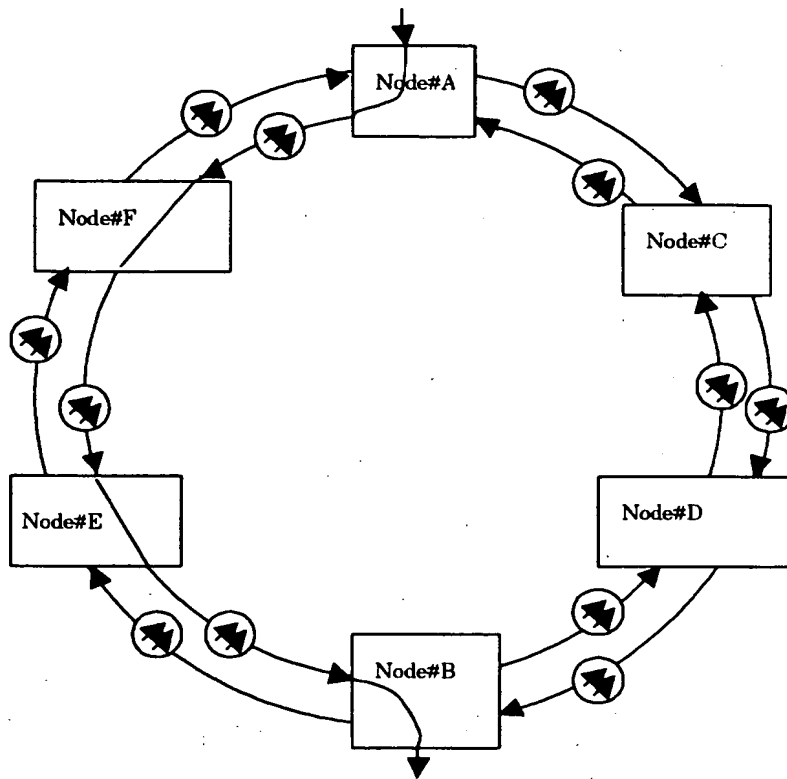
ノード # B からノード # A の現用側パスの障害が復旧する場合の動作を説明する図（その 2）である。

【符号の説明】

- 1 0 0、1 1 0 現用側及び予備側の V C n 多重分離部 (DMUX W)
- 1 0 1、1 1 1 現用側及び予備側の P O H モニタ部
- 1 0 2、1 1 2 現用側及び予備側の P O H 生成部
- 1 0 3、1 1 3 現用側及び予備側 V C n 多重化部 (MUX)
- 1 1 4 監視機能部 (PDH ALM MON)
- 1 2 0 パススイッチ (PSW) 制御部
- 1 2 1 K バイト制御部
- 1 2 2 パススイッチ (P S W)

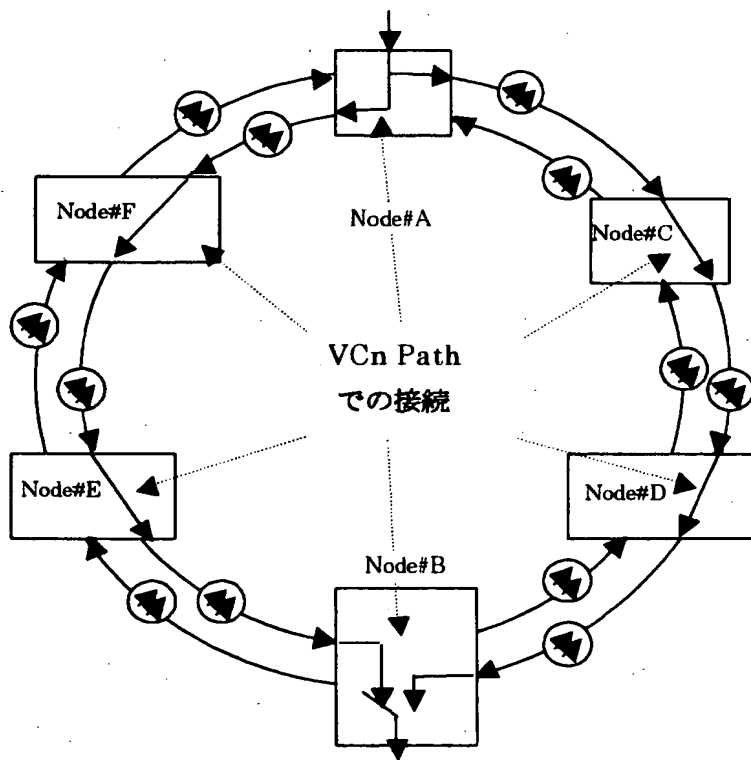


【図 2】

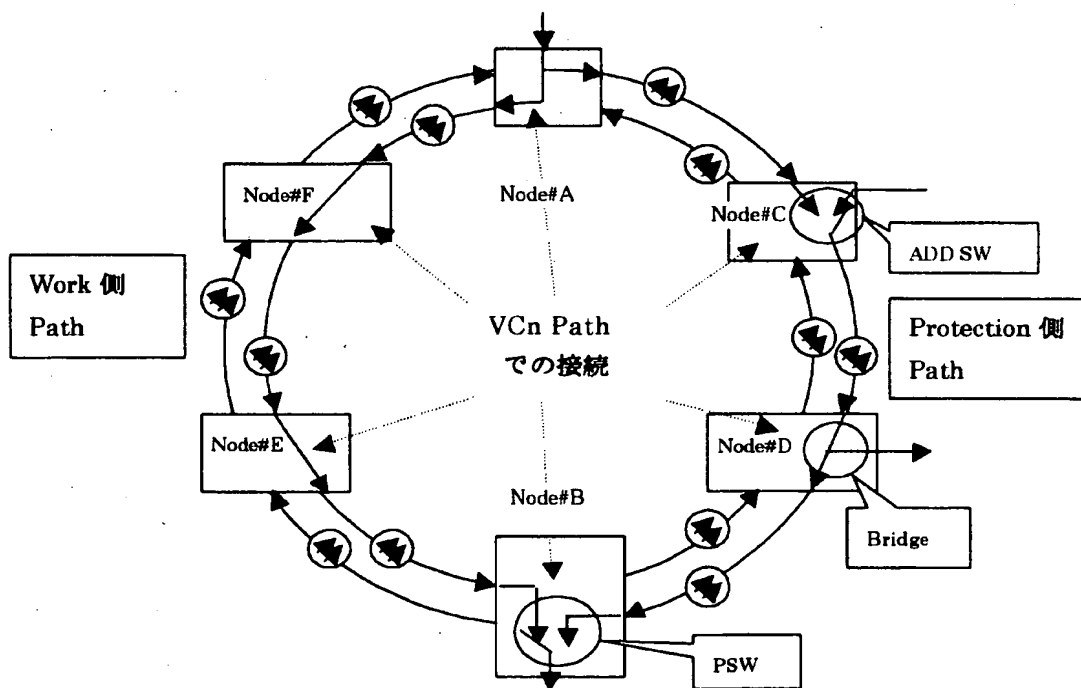




【図 3】



【図 4】



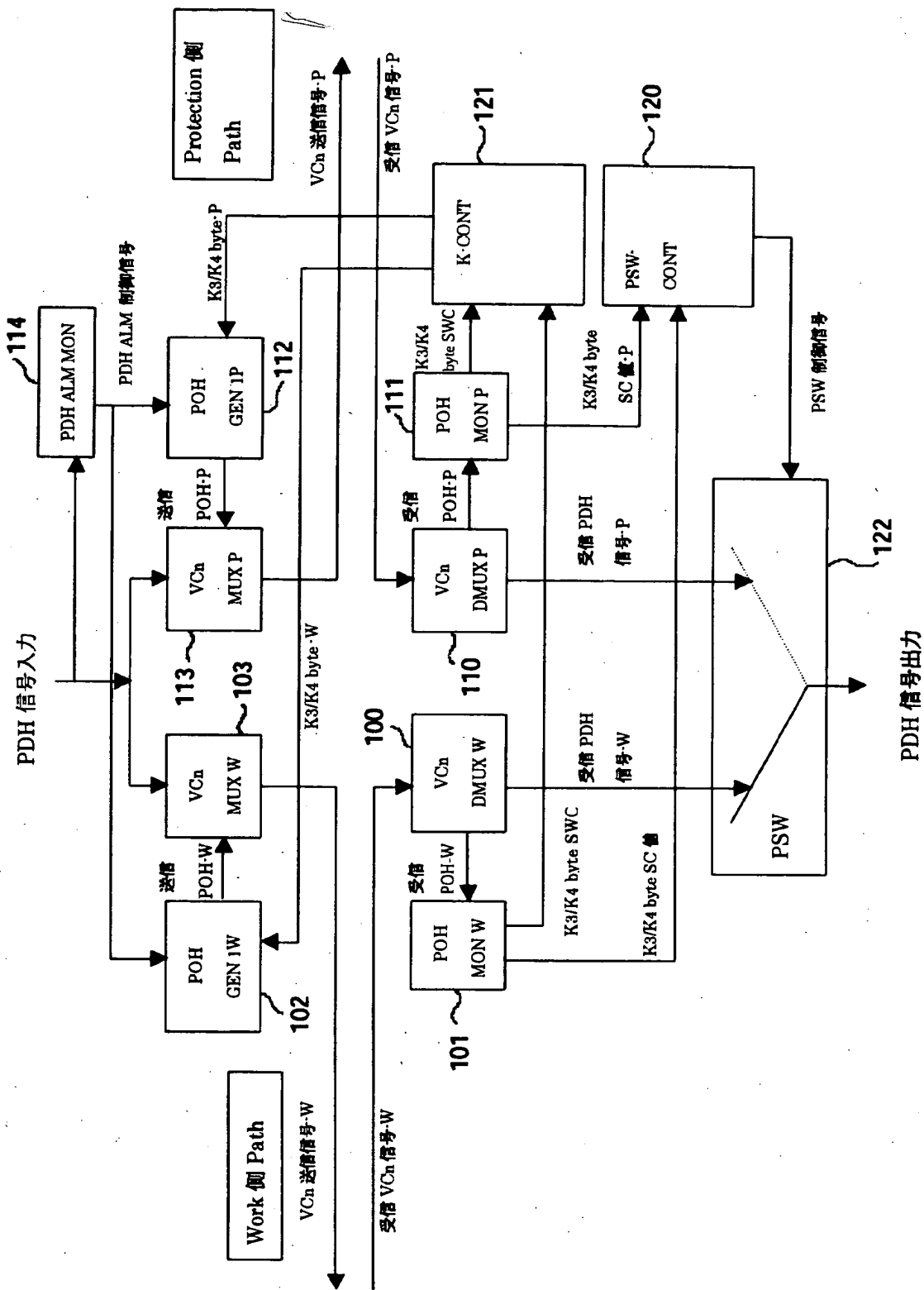
【図 5】

Signal Condition(SC)				定義
1	2	3	4	
0	0	0	0	
0	0	0	1	HP
0	0	1	0	LP
0	0	1	1	
0	1	0	0	PCA
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	DNU

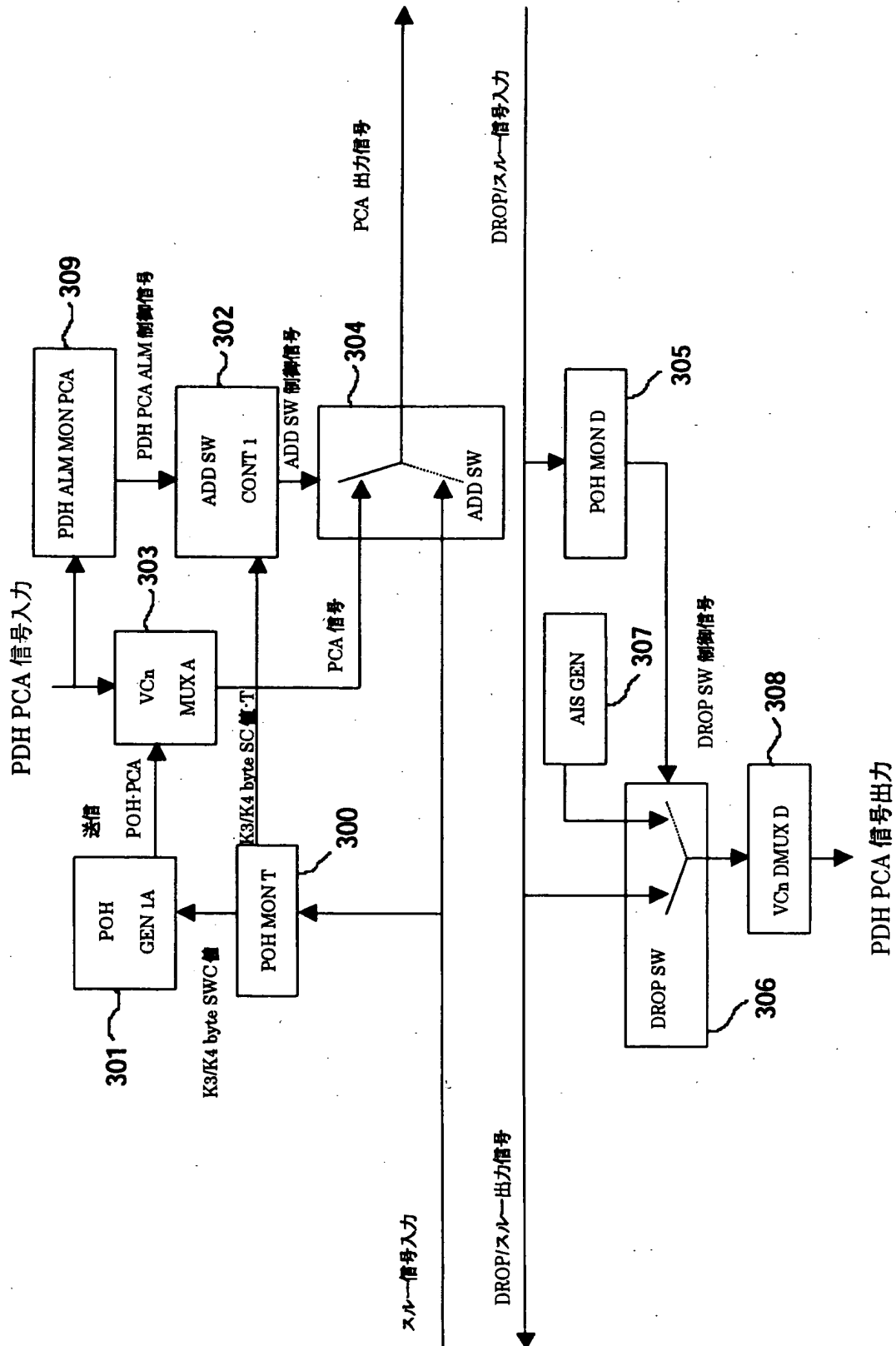
【図 6】

Switch Condition(SWC)				定義
1	2	3	4	
0	0	0	0	
0	0	0	1	NR
0	0	1	0	SR
0	0	1	1	BK
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	DNU

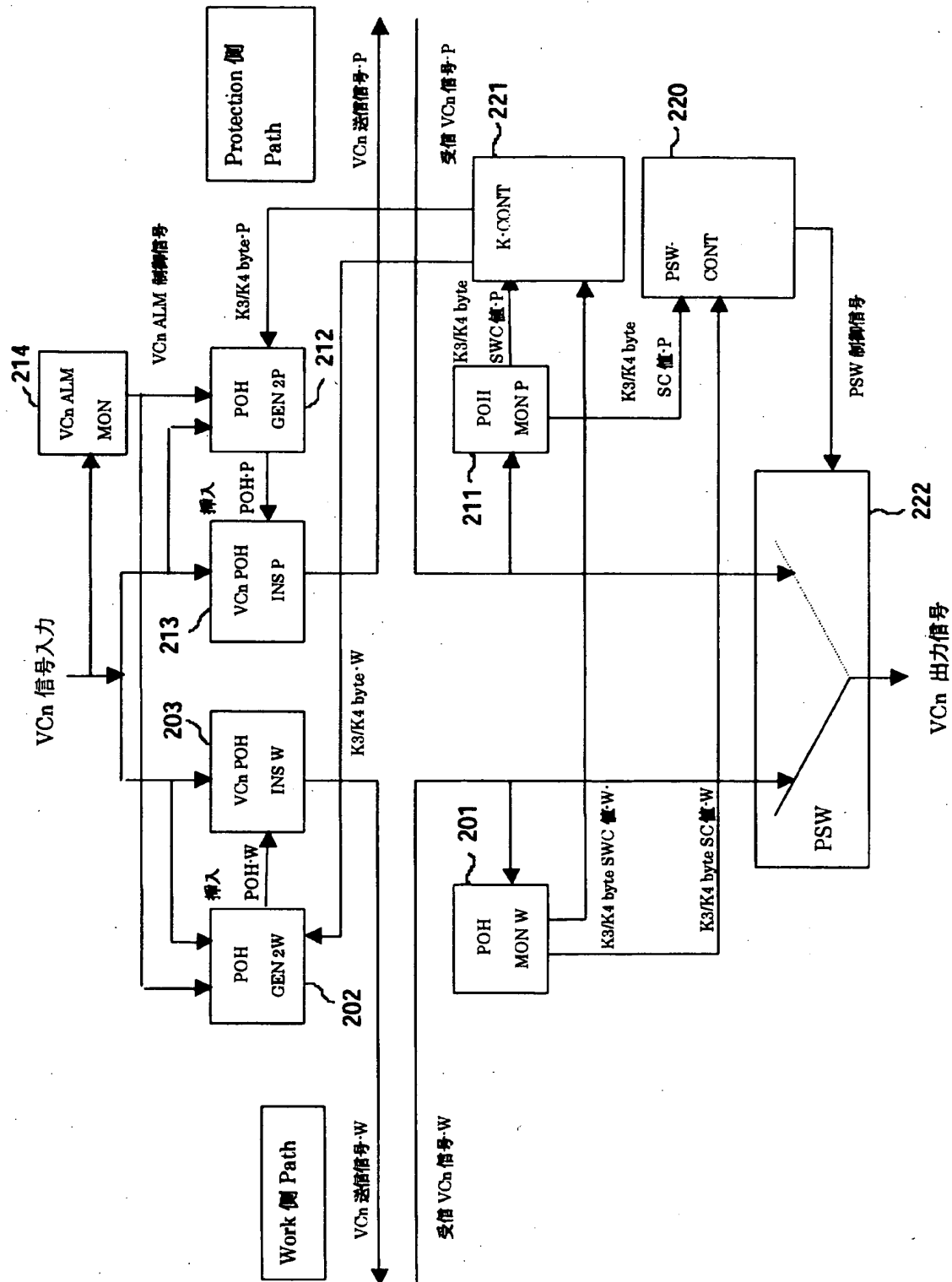
【図 7】



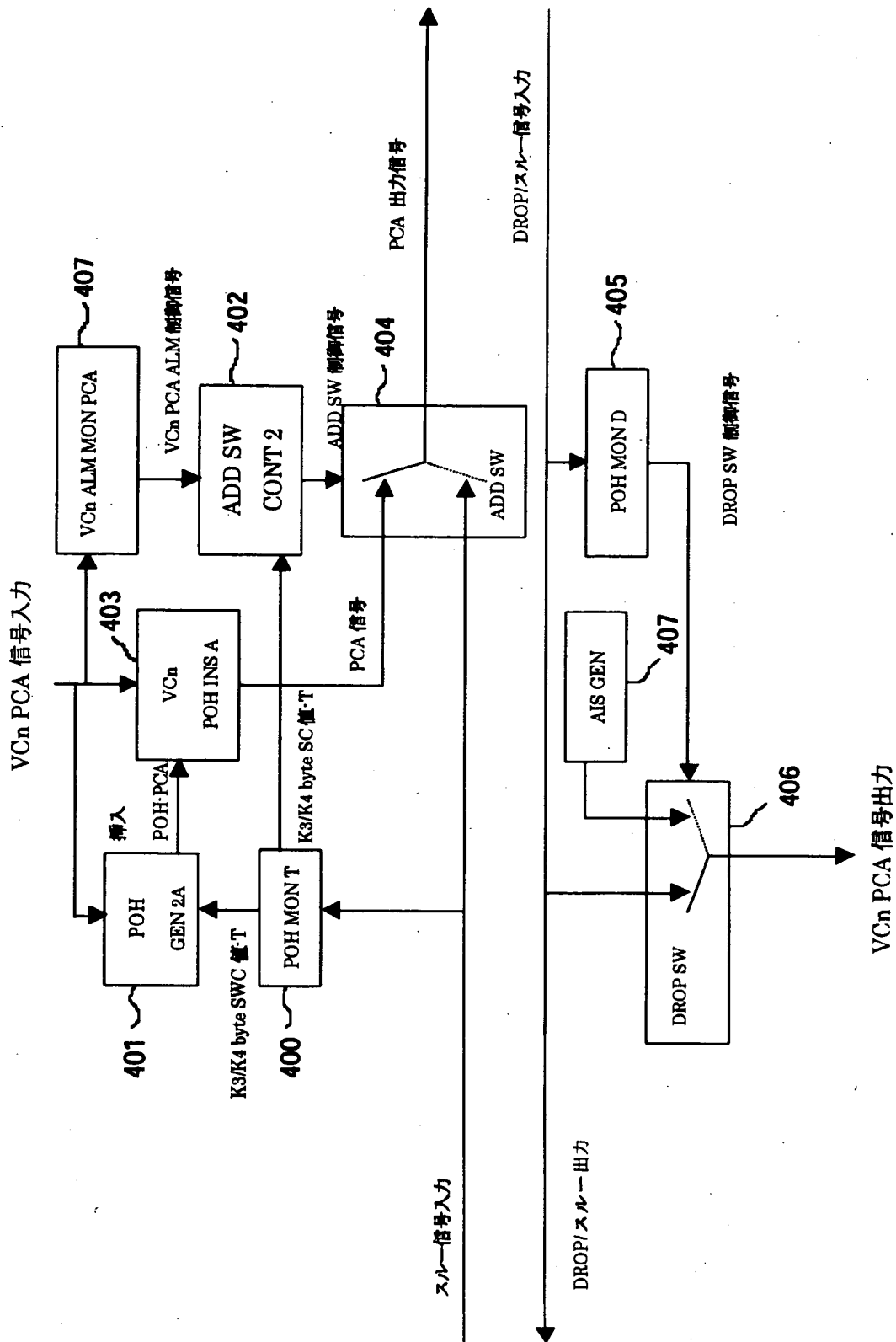
【図 8】



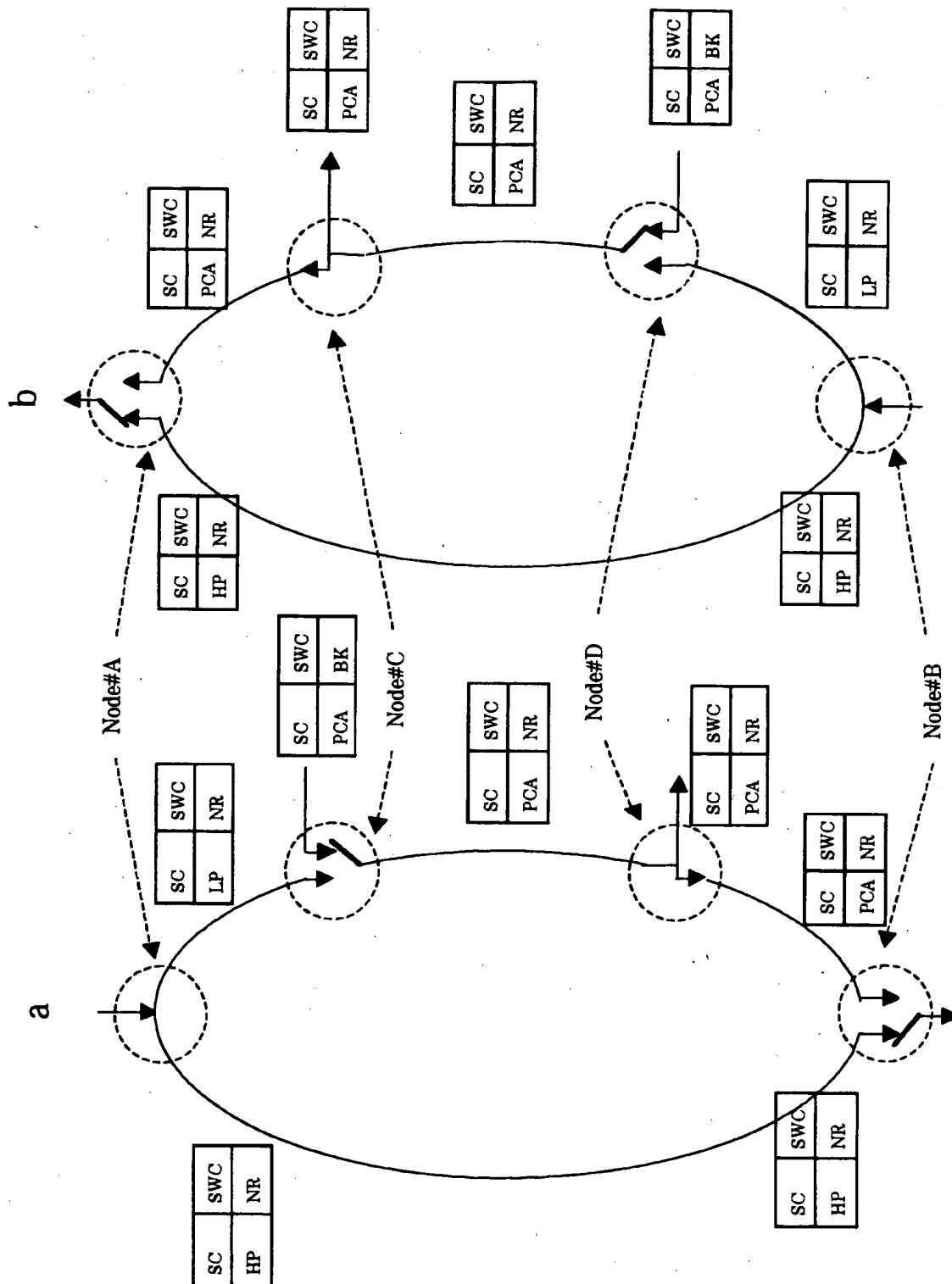
【図 9】



【図 10】

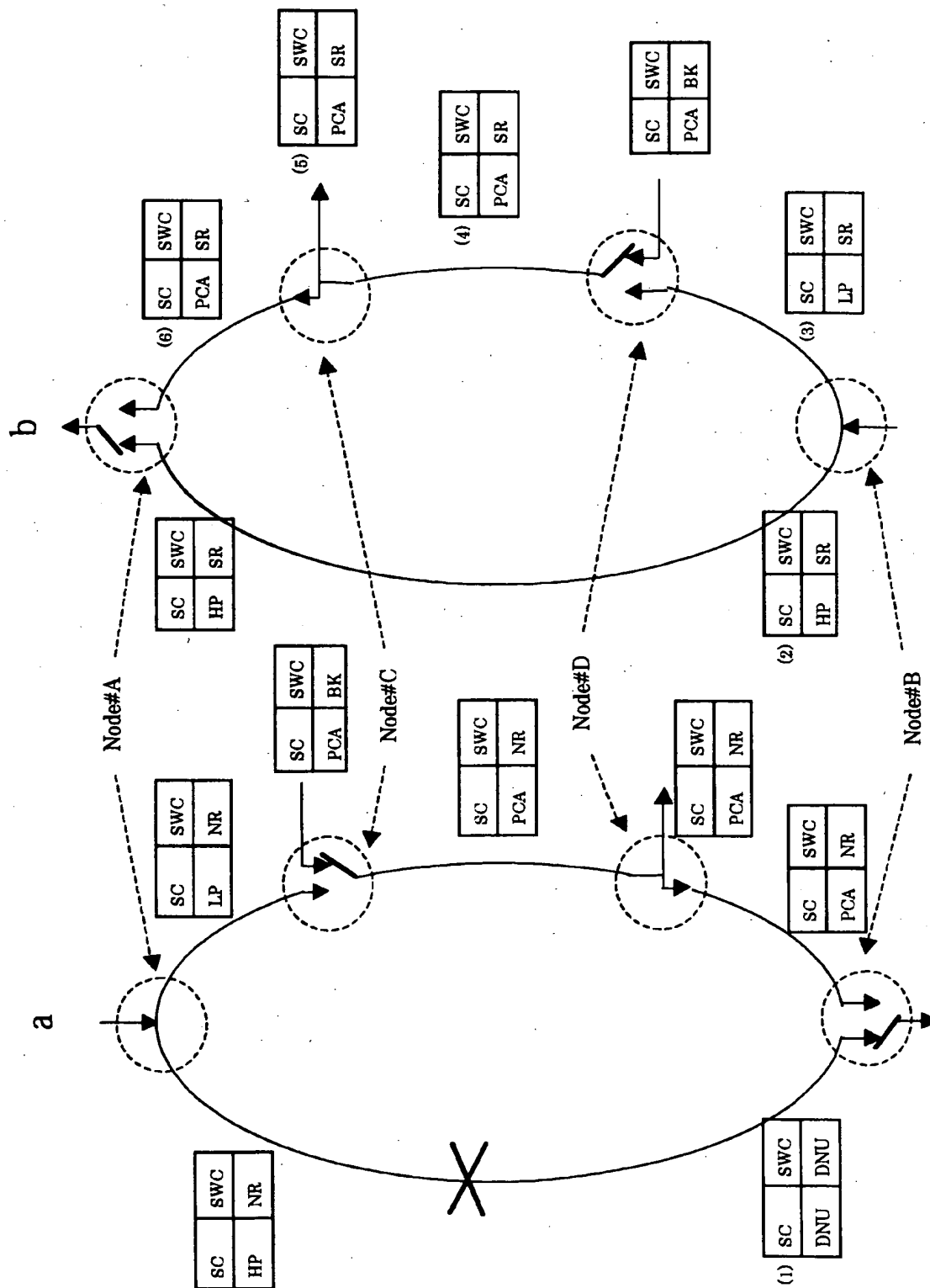


【図 11】

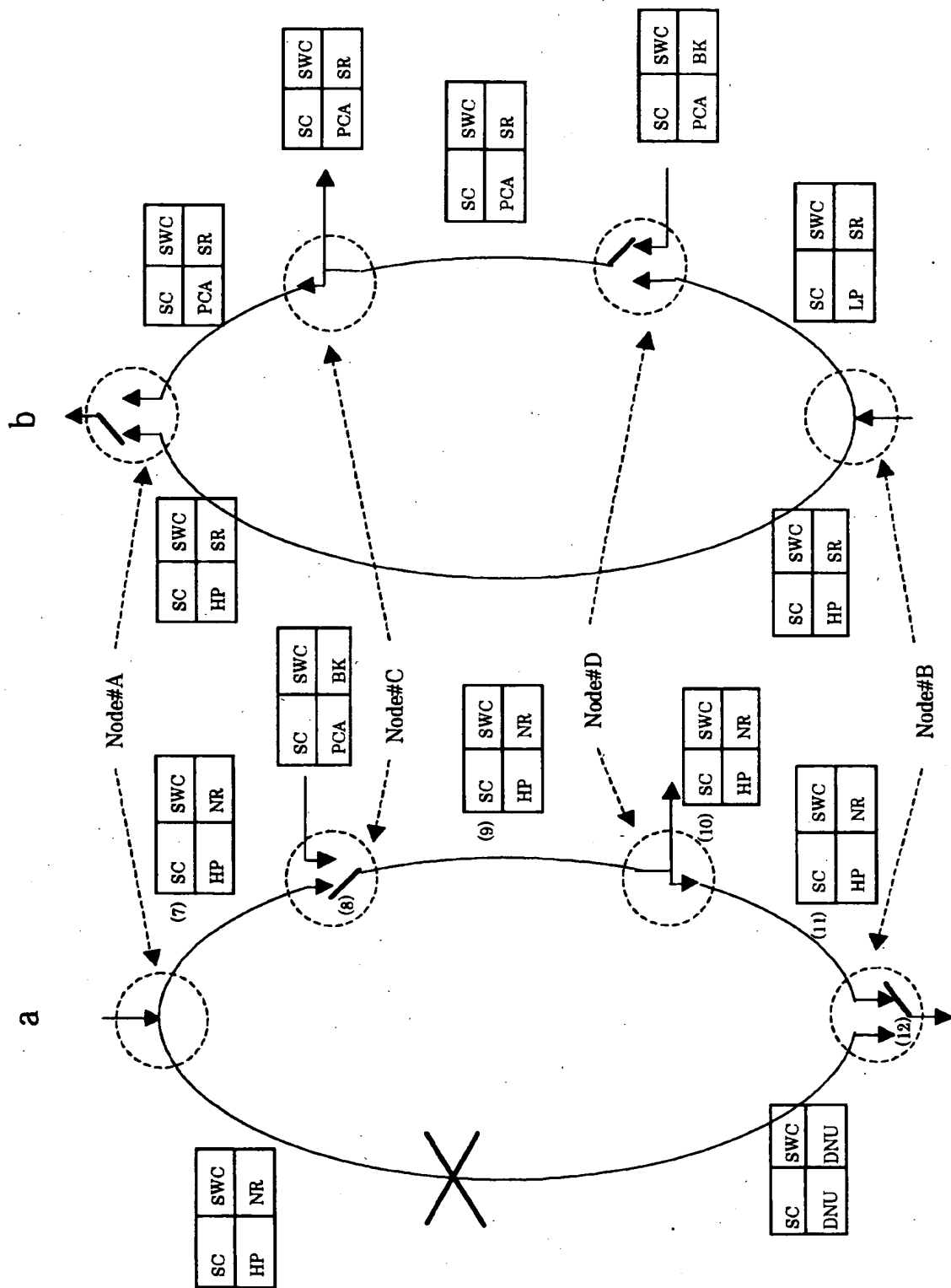




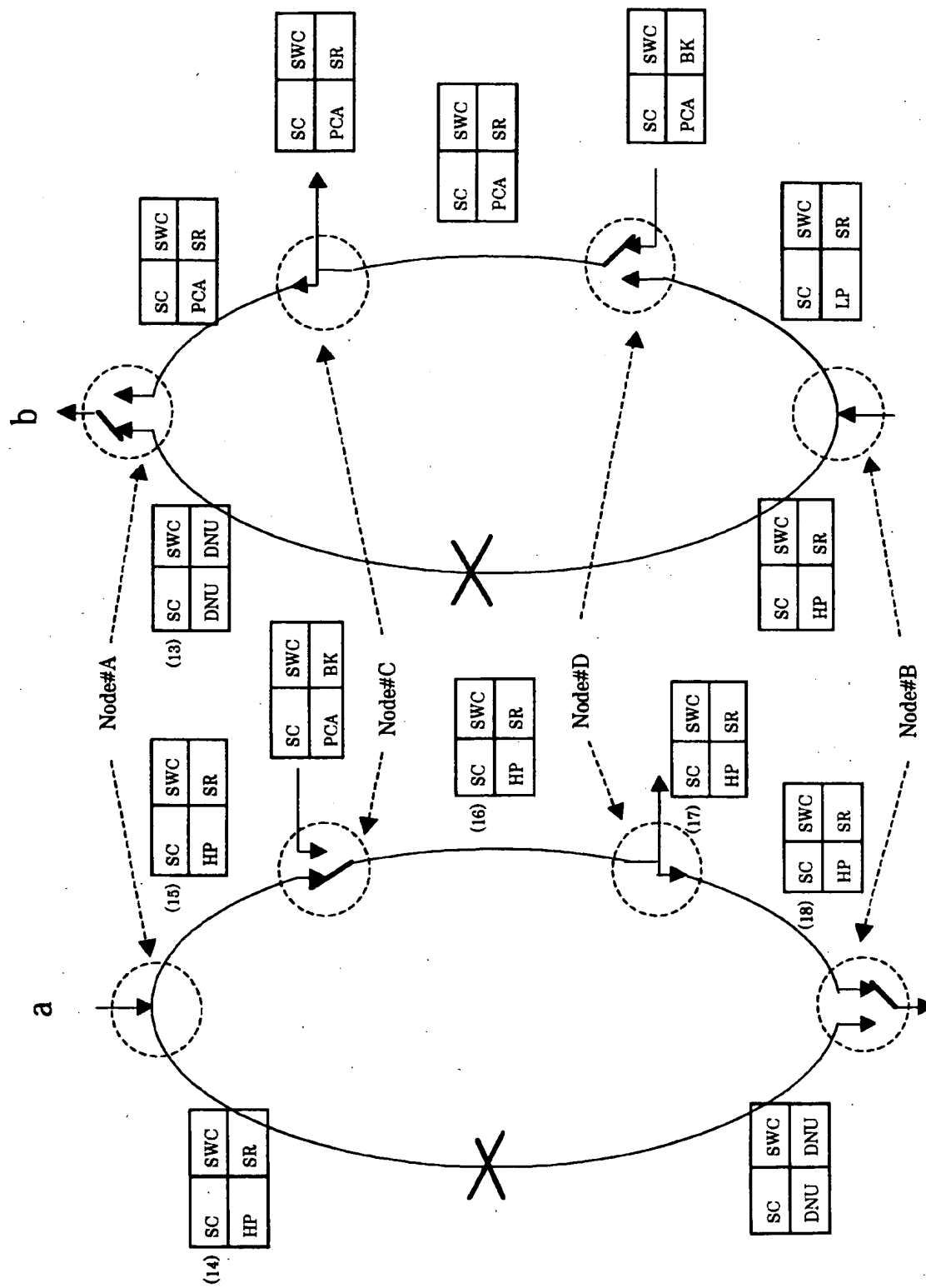
【図12】



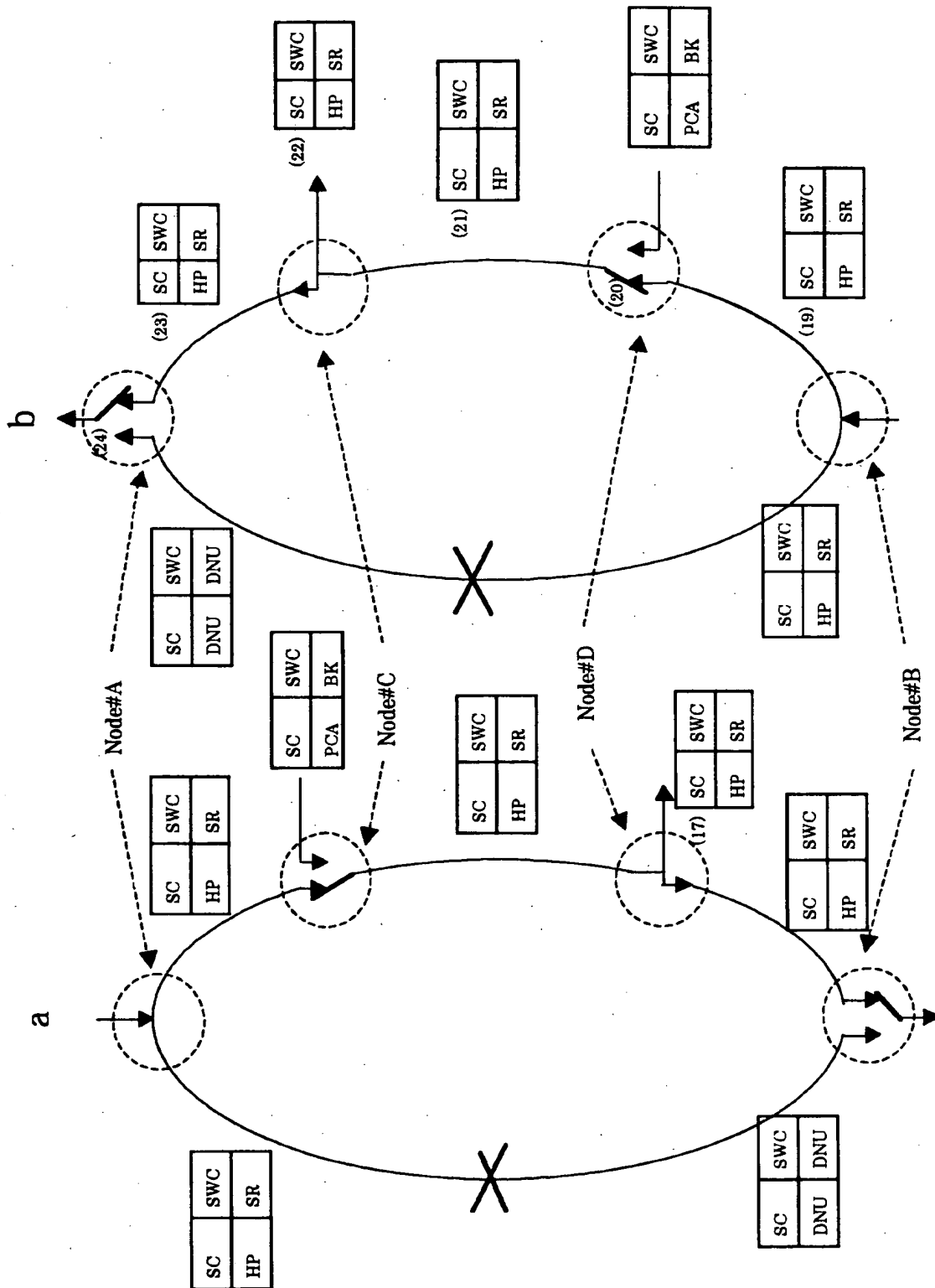
【図 13】



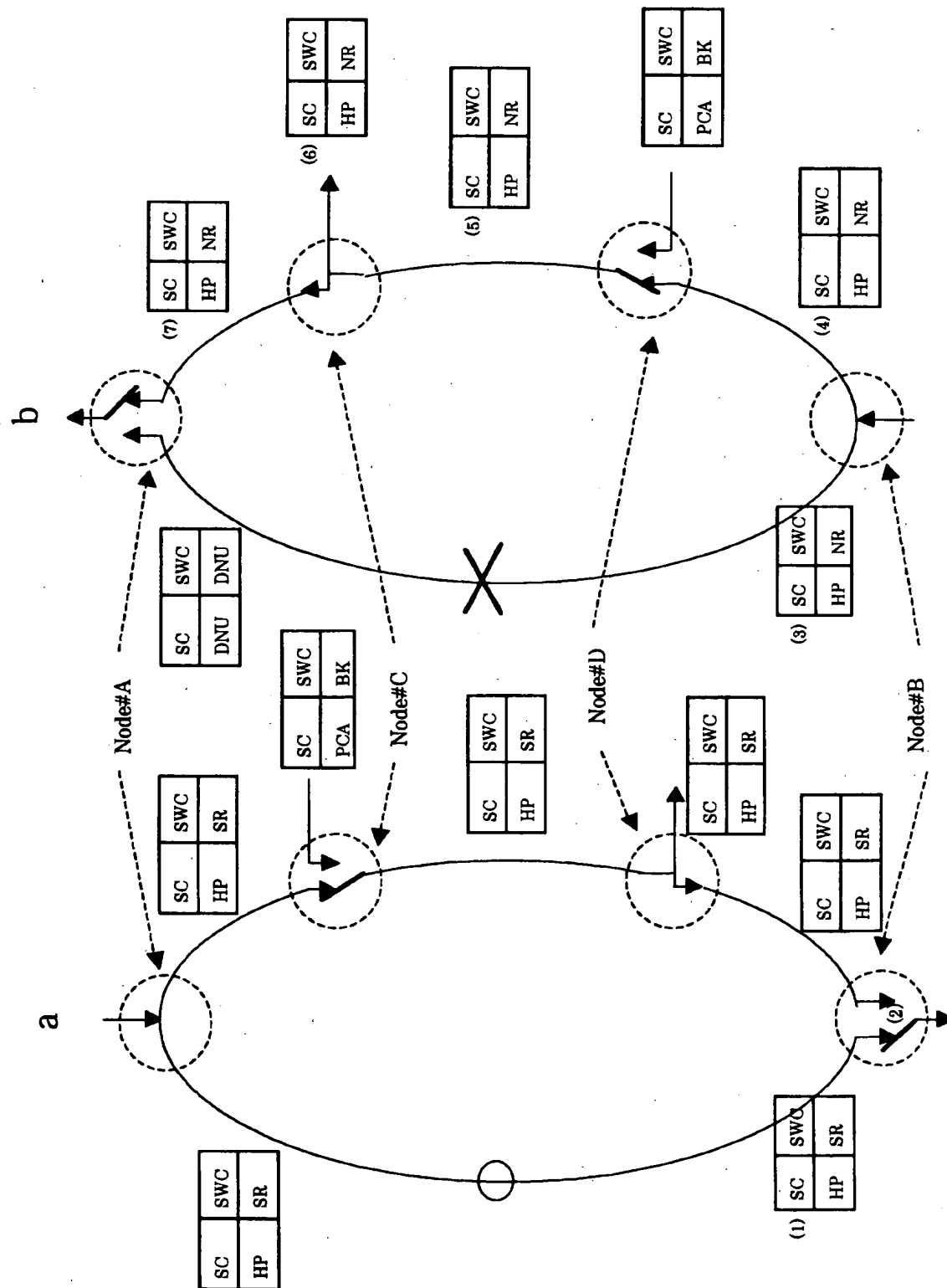
【図 14】



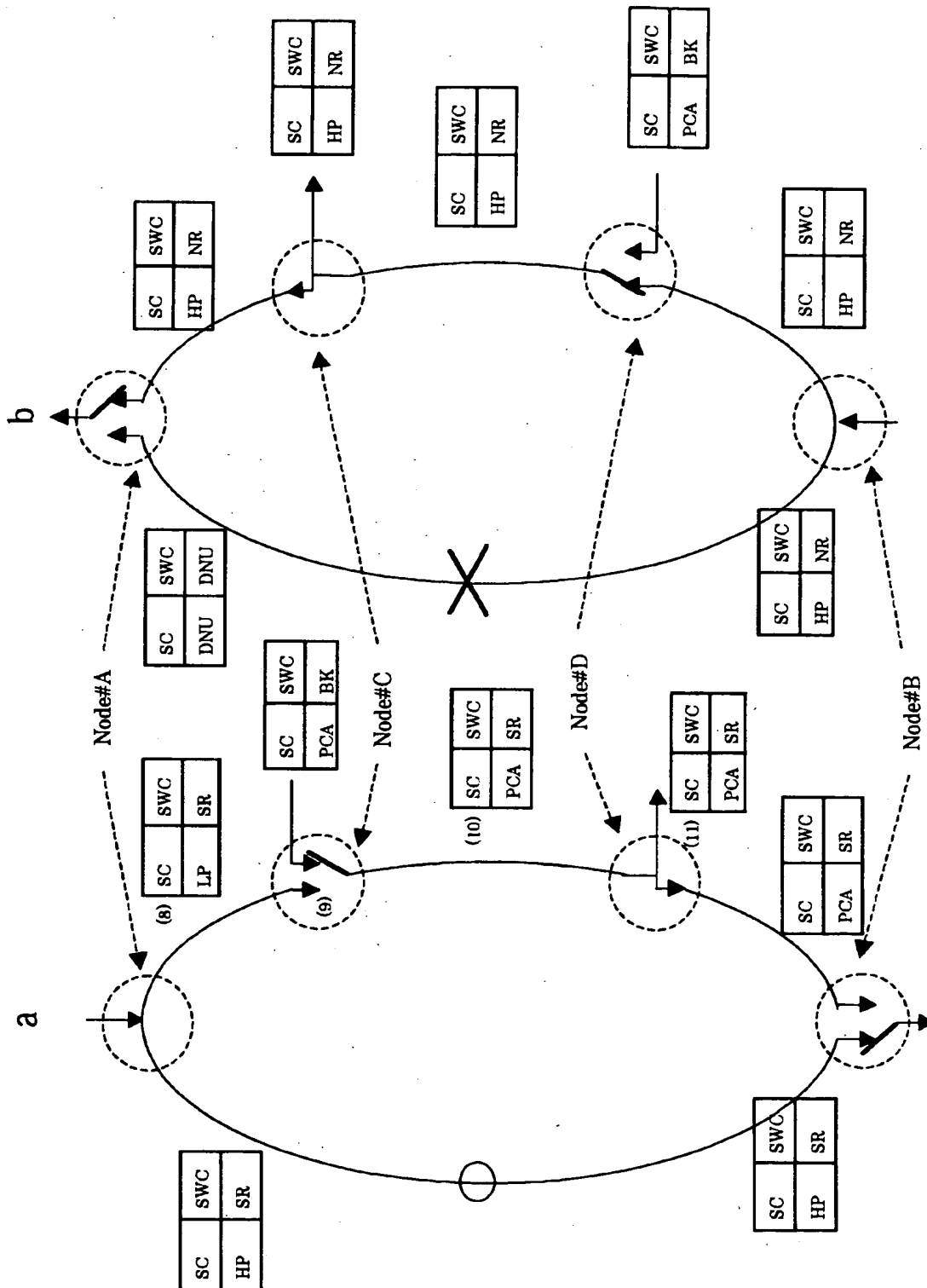
【図 15】



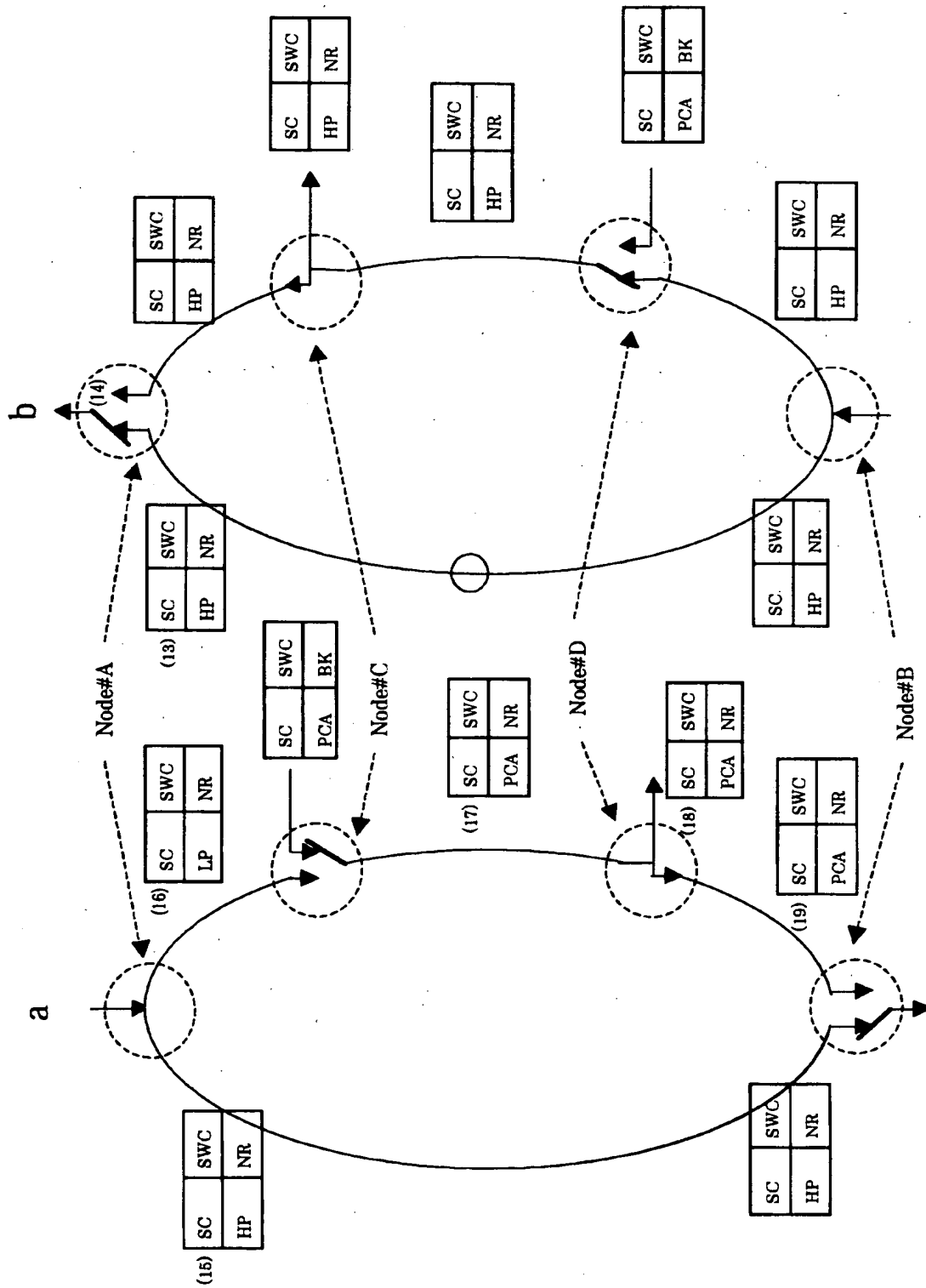
【図16】



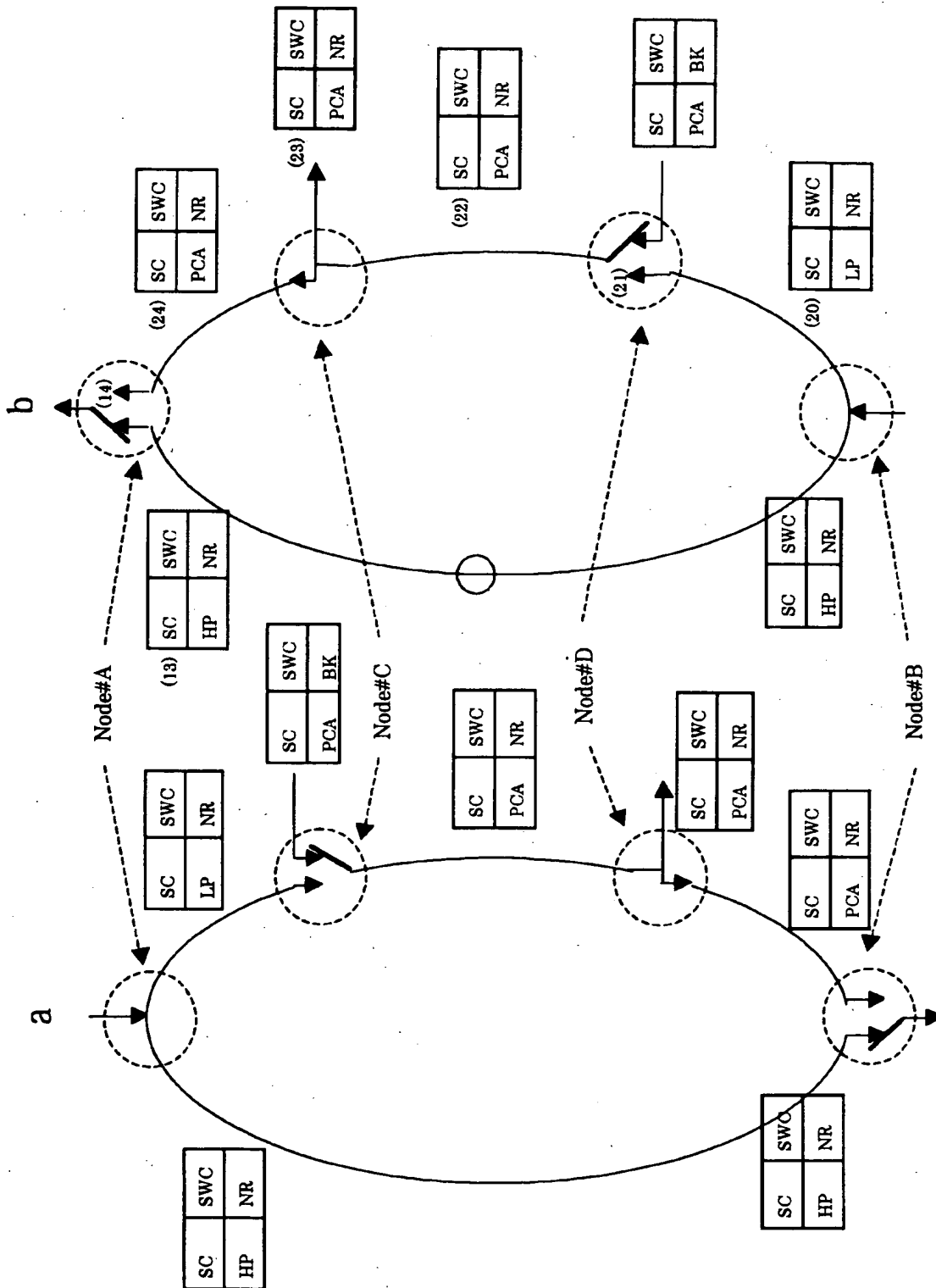
【図 17】



【図 18】



【図 19】





【書類名】 要約書

【要約】

【課題】 回路構成/切り換え制御が簡単なUPSR方式に予備回線アクセス（PCA：Protection Channel Access）機能を付加してネットワーク容量の増加を実現するSDHリングネットワークを提供する。

【解決手段】 予め現用側パスと予備側パスを設定する機能部と、前記現用側パス及び予備側パスに個別にSDH（Synchronous Digital Hierarchy）信号のオーバーヘッド内のK3又はK4バイト(Byte)に送信値を設定する機能部と、受信したK3又はK4バイトの状態により現用又は予備パスを選択するパススイッチを持つ送信及び受信ノードと、予備側パスにおいて、受信信号をパスするか、PCA（Protection Channel Access）信号を挿入するかを選択するための挿入スイッチと、受信信号をドロップ及びスルーするブリッジ（Bridge）を有するPCA挿入及び受信ノードがリング状に接続されている。

【選択図】 図4

認定・付加情報

特許出願の番号	特願 2001-288804
受付番号	50101396588
書類名	特許願
担当官	金井 邦仁 3072
作成日	平成 13 年 9 月 28 日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000005223
【住所又は居所】	神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号
【氏名又は名称】	富士通株式会社

【代理人】

申請人

【識別番号】	100094514
【住所又は居所】	神奈川県横浜市港北区新横浜 3-9-5 第三東 昇ビル 3 階 林・土井 国際特許事務所
【氏名又は名称】	林 恒徳

【代理人】

【識別番号】	100094525
【住所又は居所】	神奈川県横浜市港北区新横浜 3-9-5 第三東 昇ビル 3 階 林・土井 国際特許事務所
【氏名又は名称】	土井 健二

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社